

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年11月12日
Date of Application:

出願番号 特願2003-382455
Application Number:

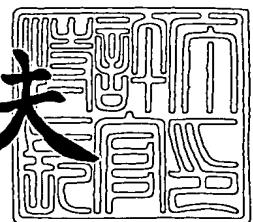
[ST. 10/C] : [JP 2003-382455]

出願人 沖電気工業株式会社
Applicant(s):

2003年12月24日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 TA000181
【提出日】 平成15年11月12日
【あて先】 特許庁長官殿
【国際特許分類】 G05F 1/10
【発明者】
 【住所又は居所】 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
 【氏名】 遠藤 信之
【特許出願人】
 【識別番号】 000000295
 【氏名又は名称】 沖電気工業株式会社
【代理人】
 【識別番号】 100079049
 【弁理士】
 【氏名又は名称】 中島 淳
 【電話番号】 03-3357-5171
【選任した代理人】
 【識別番号】 100084995
 【弁理士】
 【氏名又は名称】 加藤 和詳
 【電話番号】 03-3357-5171
【選任した代理人】
 【識別番号】 100085279
 【弁理士】
 【氏名又は名称】 西元 勝一
 【電話番号】 03-3357-5171
【選任した代理人】
 【識別番号】 100099025
 【弁理士】
 【氏名又は名称】 福田 浩志
 【電話番号】 03-3357-5171
【手数料の表示】
 【予納台帳番号】 006839
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9714945

【書類名】特許請求の範囲**【請求項 1】**

一端が電源に接続される電源配線と、
一端がグランドに接続されるグランド配線と、
前記電源配線及び前記グランド配線の間に並列接続された複数の回路と、を備えた半導体集積回路装置であって、
前記グランド配線の他端を、負電源に接続された状態で所定の電流を発生する電流発生部に接続した半導体集積回路装置。

【請求項 2】

一端が電源に接続される電源配線と、
一端がグランドに接続されるグランド配線と、
前記電源配線及び前記グランド配線の間に並列接続された複数の回路と、
一端が前記グランド配線の他端に接続され、かつ他端が負電源に接続された状態で所定の電流を発生する電流発生部と、
を含む半導体集積回路装置。

【請求項 3】

一端が電源に接続される電源配線と、
一端がグランドに接続されるグランド配線と、
前記電源配線及び前記グランド配線の間に並列接続された複数の回路と、
負電源と、
一端がグランド配線に接続されると共に所定の電流を発生するように他端が前記負電源に接続された電流発生部と、
を含む半導体集積回路装置。

【請求項 4】

前記電流発生部を、前記グランド配線にグランド電位を供給する部位から最も離れた配線部分に設けた請求項 1 乃至請求項 3 のいずれか 1 項記載の半導体集積回路装置。

【請求項 5】

前記電流発生部は、電流源若しくは所定の電流を消費して動作する動作回路のいずれか一方である請求項 1 乃至請求項 4 のいずれか 1 項記載の半導体集積回路装置。

【請求項 6】

前記所定の電流を消費して動作する動作回路は、クロック信号を出力するクロックジェネレータである請求項 5 記載の半導体集積回路装置。

【請求項 7】

前記クロックジェネレータには、前記出力したクロック信号のレベルを変換し前記複数の回路に供給するレベルシフタが接続されている請求項 6 記載の半導体集積回路装置。

【書類名】明細書

【発明の名称】半導体集積回路装置

【技術分野】

【0001】

本発明は、LSI等の半導体集積回路装置に関し、特に、半導体集積回路装置に配設された回路に発生する電源電圧降下による回路の性能低下を抑制する半導体集積回路装置に関するものである。

【背景技術】

【0002】

近年、LSI等の半導体集積回路装置の大規模化や多機能化が求められ、これにより半導体集積回路装置の構成が複雑化し回路面積が増大する傾向がある。これに伴い、半導体集積回路装置に配設された電源配線及びグランド配線の引き回しによる高抵抗化や、消費電力の節約や回路の高速化を目的とした低電源電圧化により、電源供給源から離れた位置に配置される回路において供給電圧の電圧降下が発生し、これにより回路の動作不具合や動作速度低下等の問題が発生している。

【0003】

この問題を解決するため、電源電圧の供給箇所を増やしたり、供給箇所の工夫により供給箇所から離れた位置に配設される回路を減らしたり、メッシュ上の電源配線や太い電源配線を施し実行的な配線抵抗を低減するなどの方法が採用されている。

【0004】

また、電源供給源から離れた位置に配置された一般回路における供給電圧の電圧降下を抑制する装置としては、半導体集積回路に配置された一般回路の内部電源電圧レベルおよび内部接地電圧レベルを検知し、得られた内部電源電圧検知信号および内部接地電圧検知信号によって、一般回路の電圧レベルの変化を補償するように一般回路を制御する半導体集積回路装置が知られている（例えば、特許文献1参照。）。

【特許文献1】特開平05-315544号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した電源供給箇所を増やす方法では、電源供給箇所を確保するために入力パッドを増やす必要がある。また、電源配線の形状を工夫したり、電源配線を太くしたりする方法では、電源配線部分のレイアウト面積が増えてしまうという問題がある。また、この方法では、電源配線の実行的な抵抗は減少するが、全く無くなるわけではないため、更なる低電圧化や大規模化に対して十分に対応できず、実際には有効な方法とは言い難い。

【0006】

また、上述した従来の電源供給源から離れた位置に配置された一般回路における供給電圧の電圧降下を抑制する半導体集積回路装置では、一般回路毎に内部電源電圧レベル及び内部接地電圧レベルを検知するための回路が必要になると共に、半導体集積回路装置上の配線が複雑化する、という問題がある。

【0007】

本発明は、上述した課題を解決するために提案されたものであり、半導体集積回路装置に配設された回路に発生する電源電圧降下の影響を無くし、回路の動作不具合や動作速度低下を抑制することができる半導体集積回路装置を提供することを目的としている。

【課題を解決するための手段】

【0008】

上記目的を達成するために、本発明に係る第1の半導体集積回路装置は、一端が電源に接続される電源配線と、一端がグランドに接続されるグランド配線と、前記電源配線及び前記グランド配線の間に並列接続された複数の回路と、を備えた半導体集積回路装置であって、前記グランド配線の他端を、負電源に接続された状態で所定の電流を発生する電流

発生部に接続したものである。

【0009】

すなわち、第1の半導体集積回路装置のグランド配線には、電流発生部が接続されている。この電流発生部は、負電源に接続された状態で所定の電流を発生する。

【0010】

これにより、グランド配線に流れる電流の方向は、負電源（電流発生部）からグランドへの方向となり、複数の回路とグランド配線との接続点である各ノードにおける電位は、グランドに近いほど高くなる。一方、電源配線側でも、電源に近いノードほど電位が高くなる。従って、電源及びグランド間の電位差が確保され、各回路において十分な電圧レベルを保持することができ、回路の動作不具合や動作速度低下を抑制することができる。

【0011】

本発明に係る第2の半導体集積回路装置は、一端が電源に接続される電源配線と、一端がグランドに接続されるグランド配線と、前記電源配線及び前記グランド配線の間に並列接続された複数の回路と、一端が前記グランド配線の他端に接続され、かつ他端が負電源に接続された状態で所定の電流を発生する電流発生部と、を含んで構成されている。

【0012】

すなわち、第2の半導体集積回路装置では、電流発生部が半導体集積回路装置内部に配設されている。

【0013】

本発明に係る第3の半導体集積回路装置は、一端が電源に接続される電源配線と、一端がグランドに接続されるグランド配線と、前記電源配線及び前記グランド配線の間に並列接続された複数の回路と、負電源と、一端がグランド配線に接続されると共に所定の電流を発生するように他端が前記負電源に接続された電流発生部と、を含んで構成されている。

【0014】

すなわち、第3の半導体集積回路装置では、負電源及び電流発生部が半導体集積回路装置内部に配設されている。

【0015】

第2及び3の半導体集積回路装置も、本発明の第1の半導体集積回路装置と同様に作用するため、電源及びグランド間の電位差が確保され、各回路において十分な電圧レベルを保持することができ、回路の動作不具合や動作速度低下を抑制することができる。

【0016】

上述した第1乃至第3の半導体集積回路装置において、前記電流発生部を、前記グランド配線のグランド電位を供給する部位から最も離れた配線部分に設けることが好ましい。

【0017】

なお、上述した第1乃至第3の半導体集積回路装置において、前記電流発生部は、電流源若しくは所定の電流を消費して動作する動作回路のいずれか一方とすることもできる。すなわち、電流発生部は、電流源であってもよいし、所定の電流を消費して動作する動作回路であってもよい。

【0018】

例えば、前記所定の電流を消費して動作する動作回路は、クロック信号を出力するクロックジェネレータとすることができます。クロックジェネレータは電流を多く消費するため、これにより電源配線及びグランド配線の間に並列接続された複数の回路において十分な電圧レベルを保持することができる。また、該クロックジェネレータには、前記出力したクロック信号のレベルを変換し前記複数の回路に供給するレベルシフタを接続することが好ましい。

【発明の効果】

【0019】

以上説明したように本発明によれば、半導体集積回路装置のグランド配線に電流発生部と負電源とを接続したため、半導体集積回路装置に配設された回路に発生する電源電圧降

下の影響を無くし、回路の動作不具合や動作速度低下を抑制することができる、という効果を奏する。

【発明を実施するための最良の形態】

【0020】

以下、本発明の好ましい実施の形態について図面を参照しながら詳細に説明する。

【0021】

[第1の実施の形態]

図1は、本実施の形態に係る半導体集積回路装置の回路構成図である。

【0022】

図示されるように、半導体集積回路装置10には、電源端子12、グランド端子（グランドパッド）14、及び負電源端子16が設けられている。電源端子12には、外部の電源が接続され電源電圧（Vdd）が供給される。グランド端子14は、グランド（0V）に接続される。負電源端子16には、外部の負電源が接続され負電源電圧（-Vdd）が供給される。このように、本実施の形態では、電源及びグランド間の電圧と同じ大きさの電圧が、グランドとの間に発生するように負電源が設けられている。

【0023】

また電源端子12には電源配線18が接続され、グランド端子14にはグランド配線20が接続されている。電源配線18とグランド配線20との間には、電源及びグランドに近い順に第1回路301から第f回路30fまでの複数の回路が並列接続されている。

【0024】

更に、複数の回路のうち、グランドから最も離れた領域に配置された第f回路30fの、グランド配線20側のノードGfと負電源端子16との間には電流発生部として電流源22が配置されている。すなわち、電流源22は、グランド配線20にグランド電位（0V）を供給するグランド端子（グランドパッド）14から最も離れた配線部分に設けられており、グランド配線20に流れる電流の方向がグランドから負電源（電流源22）方向となるように電流を発生する。

【0025】

以下、本半導体集積回路装置10の動作を説明する。

【0026】

電源配線18から電流が供給されると各回路301～30fを通りグランド配線20に電流が流れ出るが、このとき、電源配線18に設けられた各抵抗（以下、電源配線抵抗）に電流が流れることにより電圧降下が発生する。具体的には、電源から電源配線18上の第1回路301のノードV1までの電圧降下は、電源配線抵抗Rv1に流れる電流をIv1とすると $R_{v1} \times I_{v1}$ であり、ノードV1から第2回路302のノードV2までの電圧降下は、電源配線抵抗Rv2に流れる電流をIv2とすると $R_{v2} \times I_{v2}$ である。従って、電源からノードV2までの電圧降下は、各電圧降下を積算した $R_{v1} \times I_{v1} + R_{v2} \times I_{v2}$ となる。同様に、電源から第f回路30fの電源配線18側のノードVfまでの電圧降下は、各電源配線抵抗における電圧降下を全て積算した値となる。

【0027】

従って、電源配線18上の各ノードV1、V2…Vfにおける電位は、電源から離れるに従って低下する。

【0028】

一方、グランド配線20において、負電源に接続された電流源22が配設されていない状態では、グランド配線20に設けられた各抵抗（以下、グランド配線抵抗）を流れる電流の方向はグランド配線20上の第f回路30fのノードVfからグランドに向かう方向となるが、ここでは負電源に接続された電流源22がグランド配線20に接続されているため、各グランド配線抵抗に流れる電流の方向はグランドから電流源22の方向となる。

【0029】

これにより、グランド配線20側でも電圧降下が発生する。具体的には、グランド配線抵抗Rg1を流れる電流がIg1、グランド配線抵抗Rg2を流れる電流がIg2とする

と、グランドからグランド配線20上の第1回路のノードG1の電圧降下は $Rg1 \times Ig1$ となり、ノードG1から第2回路のノードG2までの電圧降下は、 $Rg2 \times Ig2$ となる。従って、グランドからノードG2までの電圧降下は各電圧降下を積算した $Rg1 \times Ig1 + Rg2 \times Ig2$ となる。同様に、グランドからノードGfまでの電圧降下は各グランド配線抵抗での電圧降下分を全て積算した値となる。

【0030】

従って、グランド配線20上の各ノードG1、G2…Gfでの電位は全てグランド電位0Vより低く、かつグランドから離れるに従って低下する。

【0031】

上述したように、負電源に接続された電流源22を配置しない場合には、グランド配線20を流れる電流の方向はノードGfからグランドへの方向となるため、グランド配線20上のノードの電位は、グランドから離れるに従って(G1、G2…Gfの順に)高くなり、ノードGfで最も高くなる。また、電源配線18上のノードの電位は、電源から離れるに従って(V1、V2…Vfの順に)低くなるため、各回路301～30fにおける電源側ノードとグランド側ノード間の電位差は、回路の配置位置が電源(グランド)から離れるに従って小さくなる。特に、電源から最も離れて配置された第f回路30fにおける電圧レベルは、電源(グランド)付近に配置された第1回路301に比べ大きく低下してしまう。

【0032】

これに対して本実施の形態では、負電源に接続された電流源22を配置したため、グランド配線20を流れる電流の方向はグランドからノードGfへの方向となり、グランド配線20上のノードの電位は、グランドから離れるに従って(G1、G2…Gfの順に)低くなり、ノードGfで最も低くなる。また、電源配線18上のノードの電位は、電源から離れるに従って(V1、V2…Vfの順に)低くなるため、各回路301～30fにおける電源側ノードとグランド側ノード間で十分な電位差を確保でき、電源(グランド)から離れた位置に配置された回路であっても電圧レベルが低下せず、電源電圧降下及びグランド電圧上昇の影響を受けない、安定した回路となる。

【0033】

なお、本実施の形態では、負電源を半導体集積回路装置の外部に設けた例について説明したが、負電源を半導体集積回路装置に内蔵するようにしてもよい。

【0034】

また、本実施の形態では、電流源を内蔵した半導体集積回路装置を例に挙げて説明したが、電流源を半導体集積回路装置の外部に設けた構成としてもよい。

【0035】

[第2の実施の形態]

第1の実施の形態では、半導体集積回路装置10内に電流発生部として電流源22を設けた例について説明したが、本実施の形態では、電流源22に代えて、実際に電流を消費して動作回路を設けた例について説明する。なお、第1の実施の形態と同様の構成については同一の符号を付して説明を省略する。

【0036】

図2は、本実施の形態に係る半導体集積回路装置10aの回路構成図である。

【0037】

図示されるように、複数の回路のうち、グランドから最も離れた領域に配置された第f回路30fの、グランド配線20側のノードGfと負電源端子16との間には電流発生部として動作回路が配置されている。なお、電流発生部として配置される動作回路は、電流を多く消費する回路により構成することが好適であり、ここでは、クロックジェネレータ24を用いる。クロックジェネレータ24により生成された出力信号は、レベルシフタ26で信号レベルが調整された後、電源及びグランド間に配設された各回路301～30fに出力され、各回路301～30fで同期信号等として使用される。

【0038】

本実施の形態では、負電源に接続されたクロックジェネレータ24がグランド配線20に接続されているため、各グランド配線抵抗に流れる電流の方向はグランドからクロックジェネレータ24の方向となる。従って、第1の実施の形態と同様に、グランド配線20上のノードの電位は、グランドから離れるに従って（G1、G2…Gfの順に）低くなり、電源配線18上のノードの電位は、電源から離れるに従って（V1、V2…Vfの順に）低くなるため、各回路301～30fにおける電源側ノードとグランド側ノード間で十分な電位差を確保でき、電源（グランド）から離れた位置に配置された回路であっても電圧レベルが低下せず、電源電圧降下及びグランド電圧上昇の影響を受けない、安定した回路となる。

【0039】

また、本実施の形態では、グランドから負電源方向に流れる電流もクロックジェネレータ24の回路動作のために使用するため、回路全体として電流供給量が少なくて済む。更にまた、電流発生部としてクロックジェネレータ24を配設することにより、電流源22を配設する場合に比べて、レイアウト面積を小さくすることができる。

【0040】

なお、本実施の形態では、負電源を半導体集積回路装置の外部に設けた例について説明したが、負電源を半導体集積回路装置に内蔵するようにしてもよい。

【0041】

また、本実施の形態では、動作回路（クロックジェネレータ）を内蔵した半導体集積回路装置を例に挙げて説明したが、該動作回路を半導体集積回路装置の外部に設けた構成としてもよい。

【0042】

なお、本発明は、上述した第1及び第2の実施の実施の形態で例に挙げた半導体集積回路装置に限定されず、様々な半導体集積回路装置に適用できる。

【図面の簡単な説明】

【0043】

【図1】第1の実施の形態に係る半導体集積回路装置の回路構成図である。

【図2】第2の実施の形態に係る半導体集積回路装置の回路構成図である。

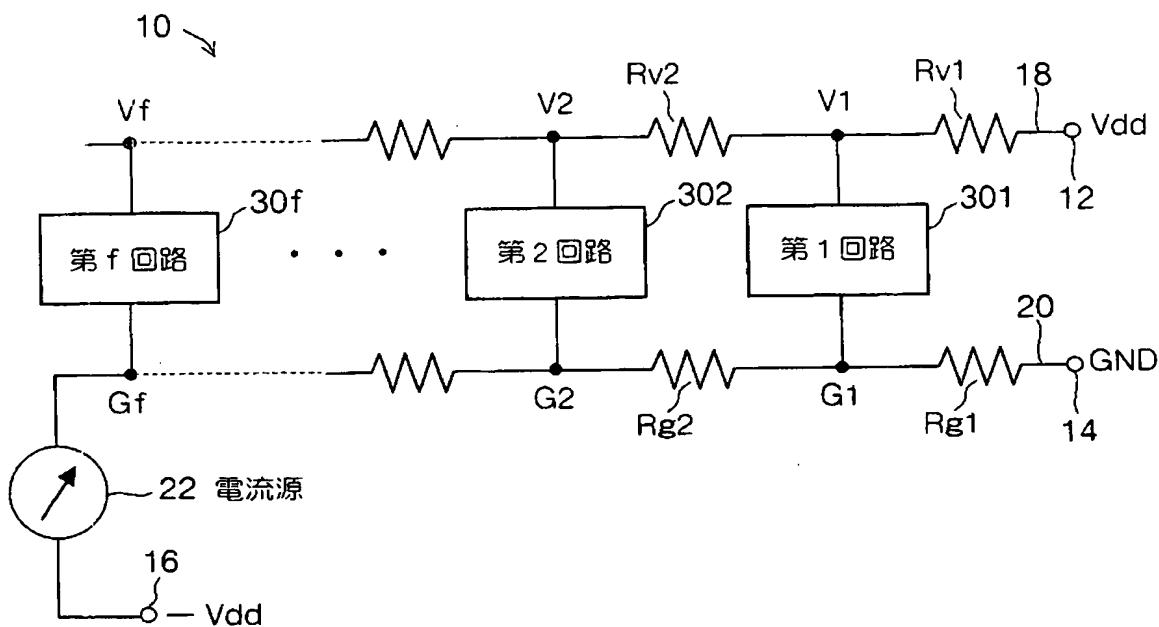
【符号の説明】

【0044】

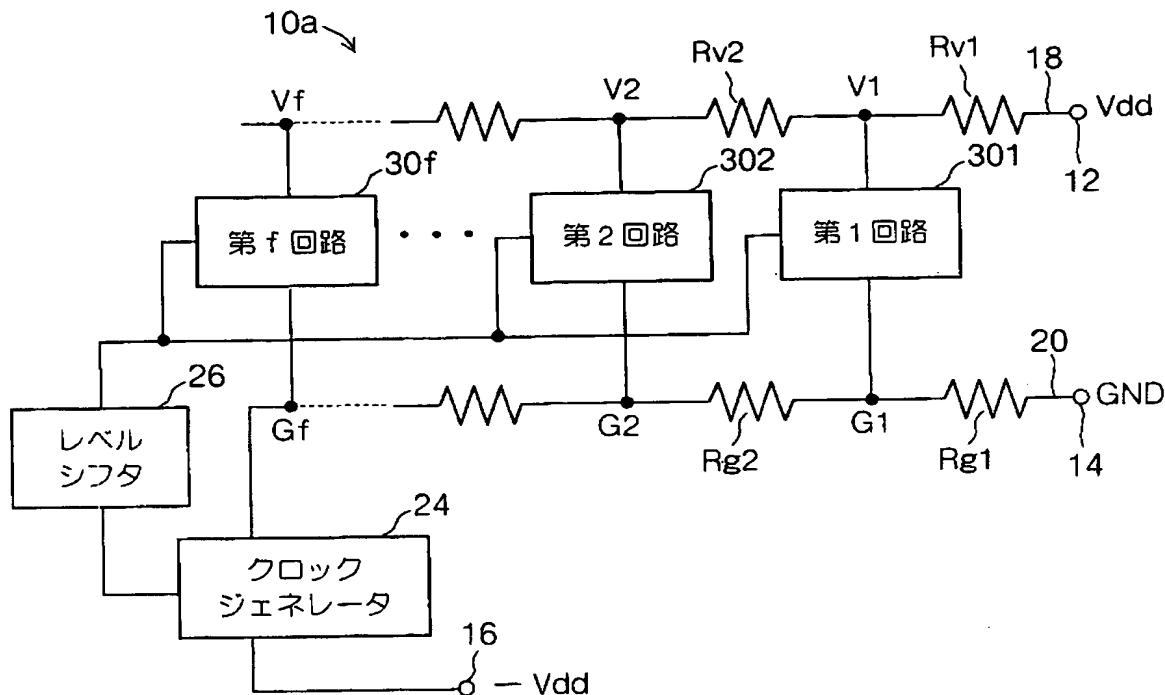
- 10、10a 半導体集積回路装置
- 12 電源端子
- 14 グランド端子
- 16 負電源端子
- 18 電源配線
- 20 グランド配線
- 22 電流源
- 24 クロックジェネレータ
- 301～30f 回路

【書類名】 図面

【図 1】



【図 2】



【書類名】要約書

【要約】

【課題】 半導体集積回路装置に配設された回路に発生する電源電圧降下の影響を無くし、回路の動作不具合や動作速度低下を抑制することができる半導体集積回路装置を提供する。

【解決手段】 電源端子12を介して電源(V_{dd})に接続された電源配線18と、グランド端子14を介してグランド(0V)に接続されたグランド配線20と、電源配線18及びグランド配線20の間に並列接続された複数の回路301～30fと、を備えた半導体集積回路装置10に、負電源($-V_{dd}$)に接続された負電源端子16を設け、該負電源端子16と、グランドから最も離れた領域に配置された第f回路30fの、グランド配線20側のノードGfとの間に、電流発生部として電流源22を配置する。

【選択図】 図1

特願2003-382455

出願人履歴情報

識別番号 [000000295]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住所 東京都港区虎ノ門1丁目7番12号
氏名 沖電気工業株式会社